**VERIFICA 3D (Sistemi e Reti)**

Parte 1 - Multiple Choice (1 punto ciascuna)

1. C (La Cache sfrutta il principio di località temporale)
2. B (SRAM non necessita di refresh, NON ha capacità maggiore)
3. B (Architettura a tre operandi usa opcode)
4. A (Module controller gestisce interruzioni condivise)
5. B (EEPROM è elettricamente riprogrammabile)
6. B (CISC ha molte istruzioni complesse)
7. B (SIMD esegue stessa istruzione su dati diversi)
8. A (Località temporale: dati già disponibili in memoria)
9. B (SRAM più veloce ma più costosa della DRAM)
10. C (Assembly composto da Assembler e Linker)

Parte 2 - Vero/Falso (1 punto ciascuna)

1. V
2. F (MOV tra due locazioni memoria non sempre possibile)
3. F (Serve anche displacement)
4. F (JMP è un salto incondizionato)
5. F (È "Opcode Source Destination")
6. V
7. V
8. V
9. F (Quello è SIMD)
10. V

Parte 3 - Domande Aperte

Per ottenere il punteggio pieno (5 punti ciascuna), le risposte dovrebbero includere:

1. Pipeline:

* Spiegazione delle 5 fasi (IF,ID,EX,MEM,WB)
* Come aumenta throughput
* Problemi di dipendenze e branch prediction
* Esempio pratico con timeline
* Vantaggi/svantaggi

1. CISC vs RISC:

* Caratteristiche principali di entrambe
* Vantaggi/svantaggi specifici
* Perché l'approccio ibrido (prestazioni vs compatibilità)
* Esempi di processori moderni
* Evoluzione storica

1. Indirizzamento x86:

* Tutti i tipi (immediato, diretto, indiretto)
* Base address + offset + displacement
* Esempi con MOV e altre istruzioni
* Casi d'uso tipici
* Limitazioni

1. Esercizio Assembly:

* Il programma somma BX (3) ad AX (5) per 5 volte
* Valore finale AX = 20 (5 + 3\*5)
* Il ciclo viene eseguito 5 volte (CX da 0 a -5)
* Spiegazione del funzionamento di ogni istruzione